

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«Київський політехнічний інститут імені Ігоря Сікорського»
ФАКУЛЬТЕТ ЕЛЕКТРОНІКИ

ЗАТВЕРДЖЕНО
Вченою радою
Факультету електроніки

Протокол № 01/18 від 29 01 2018 р.

Голова вченої ради В.Я. Жуйков



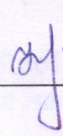
ПРОГРАМА

комплексного фахового випробування для вступу на освітньо-професійну та освітньо-наукову програми підготовки магістра спеціальності

172 Телекомунікації та радіотехніка

Програму рекомендовано кафедрою
Конструювання електронно-обчислювальної
апаратури

Протокол № 1 від 24 січня 2018 р.

Завідувач кафедри  О.М. Лисенко

Київ 2018

ВСТУП

Прийом на підготовку освітньо-кваліфікаційного ступеня «магістр» за спеціальністю «Телекомунікації та радіотехніка» відбувається згідно Положення КПІ ім. Ігоря Сікорського про прийом на навчання за освітньо-професійною та освітньо-науковою програмами підготовки магістра затвердженого на засіданні Приймальної комісії КПІ ім. Ігоря Сікорського.

Для проведення вступних випробувань та конкурсного відбору на навчання за освітньо-професійною та освітньо-науковою програмами підготовки магістра наказом ректора створюються атестаційні комісії факультетів/інститутів, підкомісії за відповідними спеціальностями та з іноземних мов, які є робочим органом Приймальної комісії університету. Головою атестаційної комісії є декан факультету (директор інституту), головами підкомісій за спеціальностями призначаються завідувачі відповідних випускових кафедр, а членами – провідні професори (доценти), викладачі кафедр (викладачі інших кафедр) та куратори навчальних груп.

Одним з завдань атестаційної комісії факультету є затвердження та, не пізніше ніж за три місяці до початку прийому документів на відповідну форму навчання, оприлюднення (на сайті факультету та інформаційних стендах) назви фахової навчальної дисципліни, з якої будуть проведені вступні випробування (назви навчальних дисциплін при проведенні комплексного випробування) та програми з фахових вступних випробувань.

Програма комплексного фахового випробування для вступу на освітньо-професійну та освітньо-наукову програми підготовки магістра за спеціальністю «Телекомунікації та радіотехніка» визначає розділи навчальних дисциплін, які винесені на комплексне фахове випробування, перелік питань по кожному розділу, список рекомендованої літератури для самостійної підготовки студентів до комплексного фахового випробування, методику оцінки виконання завдань комплексного фахового випробування. Головним завданням програми є забезпечення можливості вступникам на навчання самостійно підготуватися до складання комплексного фахового випробування.

На комплексне фахове випробування для вступу на освітньо-професійну та освітньо-наукову програми підготовки магістра за спеціальністю «Телекомунікації та радіотехніка» винесено розділи наступних навчальних дисциплін навчального плану підготовки бакалаврів за напрямом підготовки 6.050902 «Радіоелектронні апарати»: з циклу професійної підготовки - «Основи побудови інформаційних ресурсів», з циклу загальної підготовки - «Обчислювальні та мікропроцесорні засоби в радіоелектронній апаратурі», «Системи автоматизованого проектування радіоелектронної апаратури - 2».

Методика проведення комплексного фахового випробування (КФВ).

Методика та технологія виконання і оцінювання КФВ наступні.

При призначенні аудиторій для проведення КФВ необхідно забезпечити кожного студента окремим робочим місцем (за столом – один студент).

КФВ проводиться за письмовою формою.

У час, зазначений у графіку, член атестаційної підкомісії роздає студентам варіанти контрольних завдань КФВ та робочі аркуші, відповідає на можливі запитання студентів щодо змісту КФВ, вимог до їх виконання і критеріїв оцінки та фіксує час початку виконання роботи. На виконання завдань КФВ надається до 135 хвилин.

По мірі виконання робіт вступники здають члену атестаційної підкомісії виконані роботи і звільняють аудиторію. Член атестаційної підкомісії фіксує час закінчення виконання роботи.

Перевірка робіт вступників виконується членами атестаційної підкомісії в день проведення вступного випробування. Оцінювання робіт виконується у відповідності з критеріями оцінки, наведеними у програмі нижче. Результати конкурсних заходів атестаційні комісії оголошують у наступний день після проведення відповідних випробувань.

Загальні вимоги до екзаменаційних завдань КФВ.

Екзаменаційне завдання КФВ – це перелік формалізованих питань, вирішення яких потребує уміння застосовувати інтегровані знання програмного матеріалу дисципліни. Екзаменаційне завдання містить три запитання (по одному з кожної дисципліни, які винесені на комплексне фахове випробовування).

Екзаменаційні завдання повинні:

- охоплювати весь програмний матеріал навчальної дисципліни;
- мати кількість варіантів на 3-5 більше ніж кількість вступників, які одночасно виконують КФВ (але не менше 30 варіантів);
- мати однакову структуру (за кількістю питань), бути рівнозначної складності, а трудомісткість відповідати відведеному часу контролю (135 хвилин);
- за можливості зводити до мінімуму непродуктивні витрати часу на допоміжні операції, проміжні розрахунки та інше;
- використовувати відомі вступникам терміни, назви, позначення.

Усі екзаменаційні завдання КФВ повинні мати професійне (фахове) спрямування і вимагати від вступників не тільки відтворення знань окремих тем і розділів навчальних дисциплін, а і їх інтегрованого застосування. При виконанні КФВ вступники повинні продемонструвати як репродуктивні знання так і вміння використовувати набуті знання для вирішення практично спрямованих завдань.

ОСНОВНИЙ ВИКЛАД

Розділи навчальних дисциплін, які винесені на комплексне фахове випробування

Розділ 1. Основи побудови інформаційних ресурсів

1.1. Основні дескриптори розмітки тексту та каскадні таблиці стилів (CSS).

Структура дескрипторів. Дескриптори з параметрами. Парні та непарні дескриптори. Параметри шрифтів в HTML. Дескриптори форматування. Робота з таблицями. Спеціальні символи на веб-сторінці. Нумеровані та маркіровані списки. Використання зображень на веб-сторінці. Параметри зображення. Формати графічних файлів. Поняття, область використання та принципи побудови каскадних таблиць стилів. Використання CSS на веб-сторінках, шляхи завдання стилів й оформлення елементів.

1.2. Інтерактивні форми та використання JavaScripts.

Створення елементів форм. Поняття та використання JavaScripts. Інструкції. Змінні та оператори. Функції у JavaScripts. Робота з вікнами. Використання JavaScripts у формах. Створення меню за допомогою JavaScripts.

1.3. Мова програмування PHP та баз даних MySQL.

Змінні, константи та функції у PHP. Робота зі строками. Робота з файлами у PHP. Дата та час. Робота з формами у PHP. Змінні сервера. Регулярні вирази. Робота з сесіями. Робота з зображеннями. Створення зв'язку MySQL та PHP. Створення пошуку у БД MySQL. Сортування. Функції для роботи з електронною поштою.

1.4. Розробка веб-рішень за допомогою Asynchronous Javascript And XML (Ajax).

Асинхронні запити за допомогою об'єкту XMLHttpRequest. Робота Ajax-програм з XML файлами. Відправка інформації з форм реєстрації за допомогою Ajax. Робота з JSON (JavaScript Object Notation).

Розділ 2. Обчислювальні та мікропроцесорні засоби в радіоелектронній апаратурі

2.1. Загальні принципи організації та функціонування електронно- обчислювальних машин

Принципи побудови ЕОМ

Принципи Ч.Бэббіджа и Дж. фон Неймана.

Подання інформації в ЕОМ. Системи числення. Подання від'ємних чисел (прямий, обернутий та додатковий код). Кодування символів (BCD, ASCII, Unicode).

Загальна структура ЕОМ (пам'ять, процесор, пристрої зберігання та вводу-виводу інформації). Шинна організація взаємодії процесора, пам'яті та пристроїв (портів) вводу-виводу. Принципи роздільного вводу-виводу і вводу-виводу відображеного в пам'ять. Процесорне (програмне) введення-виведення даних (з очікуванням готовності і по перериванням), поза процесорне введення-виведення (прямий доступ до пам'яті).

Прикладна архітектура процесорів сімейства ІАРх86.

Програмістська модель процесора архітектури іх86 в 16 та 32 розрядному режимі. Регістри користувача та системні регістри.

Адресація пам'яті в реальному (R-mode) та захищеному (P-mode).

Способи адресації операндів в командах.

Принцип вводу-виводу в архітектурі х86. Команди вводу-виводу.

Організація переривань. Види переривань. Загальні принципи обробки переривань у реальному (R-mode) та захищеному (P-mode) режимах.

Обробка зовнішніх переривань. Програмований контролер зовнішніх переривань ПКП (PIC – Programmable Interrupt Controller) і8259А. Структура, програмістська модель та програмування PIC. Схема каскадного підключення Master–Slave PIC в системи обслуговування зовнішніх переривань ПЕОМ.

Інтегральні компоненти ЕОМ.

Програмований інтервальний таймер (PIT і8254). Призначення, режими роботи, програмістська модель та основи програмування PIT. Приклади застосування таймера у ПЕОМ.

Система реального часу ПЕОМ на основі CMOS. Основні характеристики. Процедура програмного доступу.

Послідовний інтерфейс RS 232C. Загальні вимоги стандарту. Програмістська модель і програмне керування комунікаційним портом ПЕОМ (COM-порт)

Організація прямого доступу до пам'яті (Direct Memory Access, DMA). Контролер DMA – структура, функції, регістри, режими роботи, порядок ініціалізації.

2.2. Архітектура однокристальних мікроконтролерів та проектування електронних апаратів на їх основі.

Загальні особливості однокристальних мікроконтролерів.

Загальні властивості мікроконтролерів (ОМК). Поняття і основні характеристики гарвардської архітектури.

Основні характеристики ОМК сімейства MCS-51. Програмно доступні ресурси ОМК. Організація внутрішньої (резидентної) пам'яті даних. Способи адресації пам'яті даних. SFR – простір регістрів спеціальних функцій. Простір пам'яті з бітовою адресацією.

Зовнішня пам'ять даних. Схема підключення і організація доступу. Схема підключення зовнішньої пам'яті програм. Порти введення-виведення. Розширення простору введення-виведення відображенням зовнішніх пристроїв у зовнішню пам'ять.

Таймери у складі ОМК. Режими роботи і програмування таймерів. Застосування таймерів для здійснення затримок часу, рахування зовнішніх імпульсів, вимірювання частоти або протягу імпульсів.

Послідовний порт у складі ОМК. Режими роботи.

Система переривань ОМК.

Розділ 3. Системи автоматизованого проектування радіоелектронної апаратури - 2

3.1. Методологія проектування цифрових пристроїв на мовах HDL

Цифрові пристрої. Розвиток методології проектування цифрових пристроїв.

Основні етапи проектування цифрових пристроїв.

Мови проектування апаратури (HDL), призначення, розвиток, можливості.

Моделювання. Призначення та основні способи моделювання.

Тестові файли (test - bench). Призначення. Особливості моделювання програми ModelSim.

3.2 . Особливості мови Verilog

Мова Verilog. Призначення та особливості. Поведінковий і структурний опис пристроїв.

Конструкція module мови Verilog. Порти - типи і оголошення.

Типи даних у мові Verilog. Особливості різних типів даних.

Масиви у мові Verilog (елементи пам'яті). Оголошення параметрів. Присвоєння значень змінним.

Арифметичні оператори мови Verilog. Оператори еквівалентності і порівняння .

Логічні оператори мови Verilog. Оператори конкатенації і реплікації.

Процедурні блоки мови Verilog. Список виклику процедурного блоку. Блокуюче та неблокуюче привласнення.

Призначення часових затримок у мові Verilog. Директива `timescale`.

Умовний оператор IF- ELSE. Оператор CASE.

Оператори циклу мови Verilog.

Підпрограми в мові Verilog (task і function) .

Вбудовані примітиви в мові Verilog. Спосіб виклику. Примітиви, створювані користувачем.

Виклик і підключення компонентів у мові Verilog.

Тестовий файл (test - bench) мовою Verilog.

Системні функції мови Verilog. Директиви компілятора.

Опис синхронних і асинхронних пристроїв на мові Verilog.

Кінцеві автомати. Опис кінцевих автоматів на мові Verilog.

ПРИКІНЦЕВІ ПОЛОЖЕННЯ

При виконанні екзаменаційних завдань КФВ заборонено використовувати будь-які допоміжні матеріали та електронні засоби (мобільні телефони, ноутбуки, планшети і т.і.).

Критерії оцінювання виконання екзаменаційних завдань КФВ.

Критерії оцінки виконання завдань наступні.

Номер завдання	Максимальний бал	Типові помилки	Знижка балів, до
1	30	1. Незначна неточність у коді програми. 2. Некоректно реалізовано функцію у коді програми. 3. Програма розроблена частково та не виконує поставлене завдання у повній мірі. 4. Програма не виконує поставленні завдання або не розроблена.	3 7 20 30
2	35	1. Аналіз проведено досить повно, не враховані деякі особливості. 2. Не зроблені деякі узагальнення. 3. Матеріал викладено не зовсім послідовно та логічно. 4. Аналіз проведено без врахування деяких важливих критеріїв чи параметрів. 5. Аналіз проведено досить поверхово. Не розкрито повністю питання.	5 5 5 10 35
3	35	1. Аналіз проведено досить повно, не враховані деякі особливості. 2. Не зроблені деякі узагальнення. 3. Матеріал викладено не зовсім послідовно та логічно. 4. Аналіз проведено без врахування деяких важливих критеріїв чи параметрів. 5. Аналіз проведено досить поверхово. Не розкрито повністю питання.	5 5 5 10 35
Сума	100		

Максимальна кількість балів – 100. Відповідно, шкала оцінювання загальних результатів буде такою.

Сумарна кількість балів	Оцінка ECTS	Чисельний еквівалент
0 – 59	F	0
60 – 64	E	3
65-74	D	3,5
75-84	C	4
85-94	B	4,5
95 – 100	A	5

При отриманні оцінки F вступник виключається з конкурсного відбору.

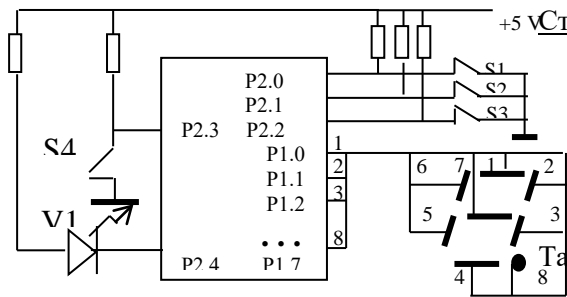
Приклад типового екзаменаційного завдання комплексного фахового випробування.

Вопрос 1. Програмування на мові PHP.

Дано: масив з 10 імен. Знайти в масиві імен усі ключі, значення яких дорівнює імені «Антон». Вивести на екран відповідні ключі і зберегти в файл «name.txt», який зберігається у тій самій папці, що і програма.

Вопрос 2. Однокристалні мікроконтролери i8051 (K1816BE51).

Основні характеристики.. Організація портів вводу-виводу



- 1) При замиканні ключа S4 засвітити світлодіод V1 і вивести на 7-ми сегментний індикатор коди символів (0,1, ...,7) у відповідності з кодом, набраним на перемикачах S1, S2, S3
- 2) При розмиканні ключа гасити світлодіод і індикатор.

Таблицю кодів індикатора зберігати у програмній пам'яті.

Вопрос 3. Опишіть на мові Verilog наступний пристрій.

Кінцевий автомат з чотирма станами і двома входними сигналами X1, X2. Умова переходу з стану 1 в стан 2 – X1 и X2 = «0». Умова переходу з стану 2 в стан 3 – X1 = «1». Умова переходу з стану 3 в стан 4 – X2 = «0». Умова переходу з стану 4 в стан 1 – X1 и X2 = «1». Вихідний сигнал кінцевого автомату – його попередній стан.

СПИСОК ЛІТЕРАТУРИ

По розділу 1

1. JavaScript. Самоучитель / Слепцова Лилия Дмитриевна, Бидасюк Юрий Михайлович; С-Пб, 2 кв.; Диалектика, с ил.; 2008 - 448с.
2. Изучаем PHP и MySQL / Линн Бейли, Майкл Моррисон; [пер. с англ.]. - М. : Эксмо, 2010. - 800 с. : ил..
3. HTML 4, 5-е издание / Эд Титтел, Мэри Бурмейстер; С-Пб, 3 кв.; Диалектика. с ил.; 2007 - 368с.
4. PHP 5 и MySQL. Библия пользователя. PHP5 / Тим Конверс, Джойс Парк, Кларк Морган Кларк. М.: Рута – 249с.
5. Поисковая оптимизация сайта (SEO) на PHP для профессионалов. Руководство разработчика по SEO / Джейми Сирович, Кристиан Дари. С-Пб.: Протон – 298с

По розділу 2

1. Микропроцесорна техніка : Підручник / Ю.І.Якименко, Т.О.Терещенко та інш. /За ред. Т.О.Терещенко. – К.: Видавництво „Політехнік”, 2003. – 440с.
2. Брэй Б. Микропроцессоры Intel: 8086\8088, 80186\80188, 80286, 80386, 80486, Pentium, Pentium Pro Processor, Pentium II, Pentium III, Pentium 4. Архитектура, программирование и интерфейсы. Шестое издание: Пер. С англ. – СПб.: БХВ-Петербург, 2005. – 1328 с.: ил.
3. Микропроцессорный комплект 1810. Структура, программирование, применение. Справочная книга./ Ю.Н.Казаринов, В.Н.Номоконов и др. Под ред. Ю.Н.Казаринова М.:Высшая школа, 1990г.
4. Фролов А.В., Фролов Г.В. Защищенный режим процессоров Intel 80286, 386,486. Практическое руководство по использованию защищенного режима. М.: Диалог МИФИ, 1993
5. Сташин М.М., Урусов В.В., Мологонцева О.Ф. Проектирование цифровых устройств на однокристальных микроконтроллерах. М.:Энергоатомиздат, 1990г.
6. Белов А.В. Конструирование устройств на микроконтроллерах. Спб.: Наука и техника, 2005 – 256с. :ил.
7. В.И.Юров, С.Хорошенко. Assembler. Учебный курс. – СПб.: Изд-во "Питер", 2002
8. П.Абель Программирование на языке Ассемблера IBM PC. – М.: Высшая школа, 2003г.
9. Зубков С.В. "Assembler для DOS, Windows и Unix", М.ДКМ Пресс, 2000г

По розділу 3

10. А.К.Поляков. Языки VHDL и Verilog в проектировании цифровой аппаратуры.- М.;СОЛОН-Пресс, 2003.- 320 с.

11. Е.П.Угрюмов. Цифровая схемотехника.-СПб.;БХВ-Петербург,2001. – 448с.
12. М.О.Кузелин, Д.А.Кнышев, В.Ю.Зотов. Современные семейства ПЛИС фирмы XILINX. Справочное пособие.-М.;Горячая линия – Телеком,2004. – 440 с.
13. В.Б.Стешенко. ПЛИС фирмы ALTERA: элементная база, система проектирования и языки описания аппаратуры.-М.;Додэка-XXI,2002. – 530 с.
14. Р.Грушвицкий, А.Мурсаев, Е.Угрюмов. Проектирование систем на микросхемах программируемой логики.-СПб.;БХВ-Петербург,2002. – 590 с.
15. Клайв Максфилд. Проектирование на ПЛИС. Архитектура, средства и методы. - М.; Додэка-XXI, 2007. – 408 с.

РОЗРОБНИКИ ПРОГРАМИ

Проф. О.М. Лисенко

Доц. В. П. Корнев

Ст. викл. О. І. Антонюк

Доц. Д. Ю. Лебедев

Доц. П. В. Кучернюк

